

DIALOG(R)File 351:Derwent WPI
(c) 2007 The Thomson Corporation. All rts. reserv.

0009423294

WPI ACC NO: 1999-361341/

Related WPI Acc No: 1999-498082

XRPX Acc No: N1999-269359

Waveguide structure of semiconductor light modulating element intensity modulator used for high speed optical communication - has homojunction formed by providing n-type sub clad layer on reverse side surface of p-type clad layer

Patent Assignee: OKI ELECTRIC IND CO LTD (OKID)

Inventor: YAMADA M

2 patents, 1 countries

Patent Family

Patent	Application					
Number	Kind	Date	Number	Kind	Date	Update
JP 11133367	A	19990521	JP 1997301301	A	19971031	199931 B
JP 3897420	B2	20070322	JP 1997301301	A	19971031	200723 E

Priority Applications (no., kind, date): JP 1997301301 A 19971031

Patent Details

Number	Kind	Lan	Pg	Dwg	Filing Notes
JP 11133367	A	JA	13	6	
JP 3897420	B2	JA	19		Previously issued patent JP 11133367

Alerting Abstract JP A

NOVELTY - The double heterojunction structure is obtained by forming the n-type clad layer (19), an optical waveguide layer (17) and a p-type clad layer (15) on a foundation (11). The homojunction is formed by providing n-type sub clad layer (13) on the reverse side surface of the clad layer (15).

USE - In electric field absorption type optical intensity modulator used for super high-speed optical communication. Also used in optical phase modulator, Mach-Zehnder interferometer.

ADVANTAGE - The transmission quality of the light is raised remarkably, as development of amplified spontaneous emission (ASE) is suppressed. Does not cause bad influence on characteristics, when the element is applied with forward bias. DESCRIPTION OF DRAWING(S) - The figure shows the sectional view of the semiconductor light modulating element. (11) Foundation; (13) N-type sub clad layer; (15) P-type clad layers; (17) Optical waveguide layer; (19) N-type clad layer.

Basic Derwent Week: *19**99*31

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-133367

(43)公開日 平成11年(1999)5月21日

(51)Int.Cl.⁶

G 0 2 F 1/025

識別記号

F I

G 0 2 F 1/025

審査請求 未請求 請求項の数15 O.L (全 13 頁)

(21)出願番号

特願平9-301301

(22)出願日

平成9年(1997)10月31日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 山田 光志

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74)代理人 弁理士 大垣 孝

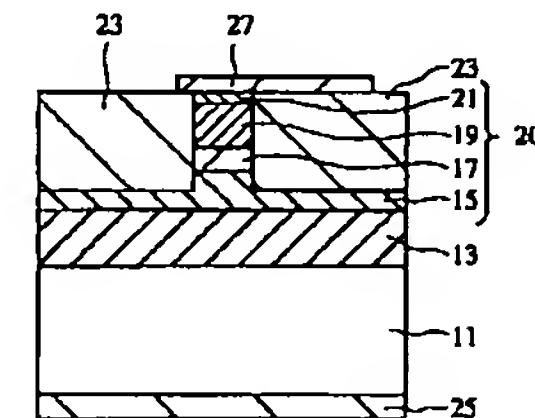
(54)【発明の名称】 半導体光変調装置およびその製造方法

(57)【要約】

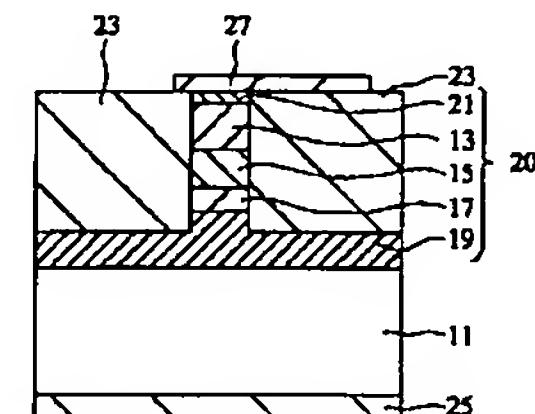
【課題】 順方向バイアスを印加しても、その特性に悪影響を生じさせない半導体光変調装置。

【解決手段】 下地11上に、第1導電型クラッド層19、光導波層17および第2導電型クラッド層15からなるダブルヘテロ接合構造を具え、更に、この第2導電型クラッド層の、光導波層とは反対側の面とホモ接合している第1導電型サブクラッド層13を具える。

(A)



(B)



11：下地 (n^+ -InP基板、n型基板)
13：第1導電型クラッド層 (n -InPクラッド層、n型クラッド層)
15：第2導電型クラッド層 (p-InPクラッド層、p型クラッド層)
17：光導波層 (アンドープInGaAsP層)
19：第1導電型クラッド層 (n -InPクラッド層、n型クラッド層)
20：メサ形状部分
21： n^{++} -InGaAsオームミックコンタクト層
23：電気的絶縁層
25,27：電極

第1の実施の形態

【特許請求の範囲】

【請求項 1】 下地上に、第1導電型クラッド層、光導波層および第2導電型クラッド層からなるダブルヘテロ接合構造を具え、

さらに、該第2導電型クラッド層の、前記光導波層とは反対側の面とホモ接合している第1導電型サブクラッド層を具えることを特徴とする半導体光変調装置。

【請求項 2】 請求項1に記載の半導体光変調装置において、

前記第1導電型サブクラッド層は、前記下地と前記ダブルヘテロ接合構造との間に設けてあることを特徴とする半導体光変調装置。

【請求項 3】 請求項1に記載の半導体光変調装置において、

前記第1導電型サブクラッド層は、前記ダブルヘテロ接合構造を介在させて前記下地上に設けてあることを特徴とする半導体光変調装置。

【請求項 4】 請求項1～3のうちのいずれか一項に記載の半導体光変調装置において、

前記ダブルヘテロ接合構造に対して逆バイアス電圧が印加されるとき、前記第1導電型サブクラッド層から前記第2導電型クラッド層に注入される第1導電型キャリアを、当該第2導電型クラッド層内の第2導電型キャリアと結合させることにより、前記第1導電型キャリアが該第2導電型クラッド層を通って前記光導波層へ達することができないように、前記第2導電型クラッド層の不純物濃度および該層の厚さの双方またはいずれか一方が決められていることを特徴とする半導体光変調装置。

【請求項 5】 請求項1～4のうちのいずれか一項に記載の半導体光変調装置において、

前記第1導電型をn型とし、および前記第2導電型をp型とすることを特徴とする半導体光変調装置。

【請求項 6】 請求項1～4のうちのいずれか一項に記載の半導体光変調装置において、

前記第1導電型をp型とし、および前記第2導電型をn型とすることを特徴とする半導体光変調装置。

【請求項 7】 請求項1～6のうちのいずれか一項に記載の半導体光変調装置において、

さらに、前記光導波層および第2導電型クラッド層が電流狭窄層によって埋め込まれていて、

前記電流狭窄層は、積層方向に、順次設けられた第2導電型第1ブロック層、第1導電型ブロック層および第2導電型第2ブロック層で以て構成され、かつ少なくとも、前記光導波層および第2導電型クラッド層の両側に設けられていることを特徴とする半導体光変調装置。

【請求項 8】 請求項2に記載の半導体光変調装置であつて、

前記第1導電型クラッド層の、前記光導波層とは反対側の面に第1電極を設け、および前記面と同一の面の側に、前記第1導電型サブクラッド層と電気的に接続する

第2電極を設けてあることを特徴とする半導体光変調装置。

【請求項 9】 請求項3に記載の半導体光変調装置であつて、

前記第1導電型サブクラッド層の、前記ダブルヘテロ接合構造側とは反対側の面に第1電極を設け、および前記面と同一の面の側に、前記第1導電型クラッド層と電気的に接続する第2の2電極を設けてあることを特徴とする半導体光変調装置。

【請求項 10】 請求項8または請求項9に記載の半導体光変調装置において、

前記第1導電型をn型とし、および前記第2導電型をp型とすることを特徴とする半導体光変調装置。

【請求項 11】 請求項8または請求項9に記載の半導体光変調装置において、

前記第1導電型をp型とし、および前記第2導電型をn型とすることを特徴とする半導体光変調装置。

【請求項 12】 下地上に、第1導電型クラッド層、光導波層および第2導電型クラッド層からなるダブルヘテロ接合構造を具え、

さらに、第1導電型層及び第2導電型層からなり、かつ、該第2導電型層が前記第2導電型クラッド層と電気的に結合しているホモ接合層を具えることを特徴とする半導体光変調装置。

【請求項 13】 請求項12に記載の半導体光変調装置において、

前記第1導電型をn型とし、前記第2導電型をp型とすることを特徴とする半導体光変調装置。

【請求項 14】 請求項12に記載の半導体光変調器において、

前記第1導電型をp型とし、前記第2導電型をn型とすることを特徴とする半導体光変調装置。

【請求項 15】 請求項8または請求項9に記載の半導体光変調装置を製造するにあたり、

前記第1電極および第2電極を同一工程で、かつ同時に形成することを特徴とする半導体光変調装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、超高速光通信および超高速光信号処理に用いる光変調装置、特に導波路構造を有する半導体を用いた電界吸収型光強度変調器等に関する。

【0002】

【従来の技術】従来、半導体を用いた電界吸収型光強度変調器としては、文献（文献：MQW電界吸収型光変調器の変調特性、佐野他、電子情報通信学会1990年秋予稿集、C-156, p. 4-198）に記載されているものがあった。この文献に開示されている電界吸収型光強度変調器の構造は、n型半導体基板（n-InP）

上に、n型クラッド層（n-InAlAs）と、光導波層（i-InGaAs/InAlAs MQW）と、p型クラッド層（p-InAlAs）と、p型オーミックコンタクト層（p⁺-InGaAs）とが、順次、積層されている構造で、n型の層と、光導波層と、p型の層とでPINダブルヘテロ接合構造が形成されている。

【0003】このような構造の光変調器のPIN構造（ダブルヘテロ構造とも称する。）に対して、逆バイアスの電圧が印加されると、真性導電層（i（intrinsic）層）である光導波層に電界が加えられて、電界吸収効果により光導波層内の光吸收係数が大きくなる。よって外部より、この光変調器に導入された光は印加電圧により強度変調を受ける。

【0004】

【発明が解決しようとする課題】電界吸収型光強度変調器によっては、アイパター（印加する電気信号のランダムなたまり）形状の調整をするためや、消光比（出力光強度のとりうる最小値と最大値との比）を良くするために、PIN構造に対して順方向バイアスを印加することがある。

【0005】ところが順方向バイアスを印加すると、以下に示すような問題が生じる。

【0006】まず、PIN構造にかかる電界強度が小さくなる。

【0007】これにより、PIN構造内の空乏層の膜厚が薄くなるために電気容量（静電容量）が大きくなる。このため、インピーダンスの不整合が生じて高周波応答特性が劣化する。

【0008】また、PIN構造にかかる電界強度が小さくなるために、ドリフト速度が低下する。これにより、フォトキャリアの掃き出し効率が低下して、光導波層から掃き出せるキャリアの数よりも発生するキャリアの数の方が多くなる。よって、光導波層内にキャリアが蓄積して、光導波層の屈折率を変化させてしまう。光導波層の屈折率の変化は、搬送周波数の変動の程度を示す α パラメータを増大させてしまう。

【0009】このように、高周波応答特性の劣化や α パラメータの増大は、例えば光ファイバ内で伝送する光の波形が歪んでしまうというような、光伝送品質を劣化させることにつながる。

【0010】また、印加する順方向バイアスがPIN構造のビルトイン電圧を越えると、急激に装置内に電流が流れる。

【0011】これにより、ASE（Amplified spontaneous emission：光導波層内に注入された電流が光に変換されて発生する）が発生して、この光が変調光と一緒に光ファイバ内に取り込まれてしまう。

【0012】また、光導波層内に注入された電流が熱に変換されてジュール熱が発生する。この結果、素子の温度を上昇させて、特性の変化や素子の寿命の低下を引き

起こす。

【0013】また、不慮に大電力の順方向サージが印加される場合もある。このときには、過大なジュール熱の発生により、素子の破壊につながるような致命的な劣化を招く危険性がある。

【0014】しかしながら、従来のPIN構造を有する電界吸収型光強度変調器においては、順方向バイアスが印加される場合の対策が講じられたことはなかった。

【0015】このため、順方向バイアスを印加しても、その特性に悪影響を生じさせない半導体光変調装置の出現が望まれていた。

【0016】

【課題を解決するための手段】このため、この発明の半導体光変調装置によれば、下地上に、第1導電型クラッド層、光導波層および第2導電型クラッド層からなるダブルヘテロ接合構造を具え、更に、この第2導電型クラッド層の、光導波層とは反対側の面とホモ接合している第1導電型サブクラッド層を具えることを特徴とする。

【0017】第1導電型サブクラッド層と、第2導電型クラッド層とはホモ接合であるために、ダブルヘテロ接合構造に対して順方向バイアス電圧を印加すると、このホモ接合部分には逆バイアスがかかる。これにより、ホモ接合部分にエネルギー障壁ができて光導波層へのキャリアの注入を阻止する。

【0018】また、このとき、ダブルヘテロ接合構造内のキャリアは拡散によって移動するために、キャリアの移動速度はドリフト速度の100倍程度遅い速度となる。よって、光導波層に注入されるキャリアは大幅に減少することから、光導波層に蓄積されるキャリアの存在が原因となって、光導波層の屈折率を変化させることはなくなる。よって、搬送周波数は位相変調されないため、 α パラメータの増大を防ぐことができる。

【0019】また、ダブルヘテロ接合構造の電気容量を大きくすることもなくなるために、高周波応答特性を維持することができる。

【0020】また、この光変調装置には、ホモ接合部分の逆耐圧電圧とダブルヘテロ接合構造のビルトイン電圧との和に相当する電圧を印加しないと、電流は流れない。また、ダブルヘテロ接合構造の光導波層には、逆方向電圧が印加されないので、このときの光吸収は実質的になくなる。このため、光導波層での、ASEの発生およびジュール熱の発生を抑えることができる。

【0021】また、好ましくは、第1導電型サブクラッド層は、下地とダブルヘテロ接合構造との間に設けてあるのがよい。

【0022】この構造は、下地上に、第1導電型サブクラッド層、第2導電型クラッド層、光導波層、第1導電型クラッド層の順で積層された構造となる。これにより、ダブルヘテロ接合構造に順バイアス電圧が印加されるときには、第2導電型クラッド層と第1導電型サブク

ラッド層とのホモ接合部分にかかる逆バイアス電圧により大きなエネルギー障壁ができる。これにより、キャリアの光導波層への注入を抑制することができる。また、この光変調装置に順バイアス電圧を印加するときに、電流が流れ始める電圧を、ダブルヘテロ構造部分のビルトイン電圧とホモ接合部分の逆耐圧電圧との和に相当する電圧にまで高くすることができる。

【0023】また、第1導電型サブクラッド層は、ダブルヘテロ接合構造を介在させて下地上に設けてあってよい。

【0024】この構造は、下地上に、第1導電型クラッド層、光導波層、第2導電型クラッド層、第1導電型サブクラッド層が順に積層された構造となる。このような構造にしても、上述したような作用効果が得られる。

【0025】また、このような半導体光変調装置において、好ましくは、ダブルヘテロ接合構造に対して逆バイアス電圧が印加されるとき、第1導電型サブクラッド層から第2導電型クラッド層に注入される第1導電型キャリアを、第2導電型クラッド層ないの第2導電型キャリアと結合させることにより、第1導電型キャリアが、この第2導電型クラッド層を通って光導波層へ達することができないように、第2導電型クラッド層の不純物濃度および、この層の厚さの双方またはいずれか一方が決められているのがよい。

【0026】これにより、ダブルヘテロ接合構造に逆バイアス電圧を印加するとき、第1導電型サブクラッド層と第2導電型クラッド層とは順バイアスとなるため、第1導電型サブクラッド層から第2導電型クラッド層には第1導電型キャリアが注入される。しかしながら、この第2導電型クラッド層は十分に厚く、しかも不純物濃度を高くした層として形成されているので、第1導電型キャリアは、第2導電型クラッド層内で、第2導電型キャリアと結合して消滅する。このため、光導波層内に、入射した光によって発生したキャリア以外のキャリアが注入されるのを防ぐことができる。よって、新たに半導体光変調装置の構造に加えられた第1導電型サブクラッド層によって、従来この装置のもつ、逆バイアス電圧を印加して得られる光変調特性に、悪影響を及ぼすおそれはない。また、ダブルヘテロ接合構造に順バイアス電圧を印加するとき、拡散によって、万が一光導波層に第1導電型クラッド層から第1導電型キャリアが移動しても、この第1導電型キャリアは第2導電型クラッド層内の第2導電型キャリアによって補償されてしまうので、この半導体光変調装置に電流が流れる心配はない。

【0027】また、この半導体光変調装置の第1導電型をn型とし、第2導電型をp型とするのがよい。

【0028】これにより、ダブルヘテロ接合構造に順バイアス電圧を印加するときには、n型のサブクラッド層とp型のクラッド層とのホモ接合部分には逆バイアス電圧がかかって、高いエネルギー障壁ができるために、こ

のエネルギー障壁によってキャリアの移動は阻止される。また、ダブルヘテロ接合構造に逆バイアス電圧を印加するときには、n型サブクラッド層とp型クラッド層との間には順バイアス電圧がかかるが、厚く、しかも不純物濃度を高くしてあるp型クラッド層の正孔と、n型サブクラッド層から注入される電子とが結合して消滅するために、光導波層への電子の注入を抑えることができる。

【0029】また、第1導電型をp型とし、および第2導電型をn型としてもよい。

【0030】このようにしても、光導波層へ入射される光によって発生するキャリア以外の、光導波層へのキャリアの注入を防ぐことができる。

【0031】また、ダブルヘテロ接合構造の光導波層および第2導電型クラッド層が電流狭窄層によって埋め込まれていて、電流狭窄層は、積層方向に、順次設けられた第2導電型第1ブロック層、第1導電型ブロック層および第2導電型第2ブロック層で以て構成され、かつ少なくとも、光導波層および第2導電型クラッド層の両側に設けられているような半導体光変調装置としてもよい。

【0032】このような埋め込み型の半導体光変調装置においては、上述した半導体光変調装置と同じ作用効果が得られる。また、第2導電型第1ブロック層と第1導電型ブロック層と第2導電型第2ブロック層とで構成された電流狭窄層が設けられているために、光導波層の両側から電流が漏れるのを防ぐことができる。

【0033】また、第1導電型サブクラッド層が、下地とダブルヘテロ接合構造との間に設けてあるような半導体光変調装置において、好ましくは、第1導電型クラッド層の、光導波路層とは反対側の面に第1電極を設け、およびこの面と同一の面の側に、第1導電型サブクラッド層と電気的に接続する第2電極を設けてあるのがよい。

【0034】このような位置に第1電極および第2電極を設ければ、積層方向から見て、反対側の面にそれぞれ電極を設けていた従来と比べて、電極容量を小さくすることができる。このため、高周波特性を向上させることができる。

【0035】また、第1導電型サブクラッド層は、ダブルヘテロ接合構造を介在させて下地上に設けてあるような半導体光変調装置においては、第1導電型サブクラッド層の、ダブルヘテロ接合構造側とは反対側の面に第1電極を設け、およびこの面と同一の面の側に第1導電型クラッド層と電気的に接続する第2電極を設けてあるのがよい。

【0036】このような構造にしても、半導体光変調装置の電極容量を従来よりも小さくすることができる。

【0037】また、下地上に、第1導電型クラッド層、光導波層および第2導電型クラッド層からなるダブルヘ

テロ接合構造を具え、さらに第1導電型層層および第2導電型層からなり、かつ第2導電型層が第2導電型クラッド層と電気的に結合しているホモ接合層を具えるような半導体光変調装置がよい。

【0038】このホモ接合層は、例えばp-n接合素子(ダイオード)とする。ダイオードは第1導電型層と第2導電型層を有している。ここで、第1導電型をn型および第2導電型をp型としてもよいし、第1導電型をp型、および第2導電型をn型としてもよい。従来のダブルヘテロ接合構造を有する半導体光変調装置の第2導電型クラッド層と、ホモ接合層の第2導電型層とを電気的に結合させている。これにより、ホモ接合層の第1導電型層を、既に説明した第1導電型サブクラッド層と実質的に同じ役割を担う層として動作させることができる。これにより、上述した第1導電型サブクラッド層と同じ作用効果が得られる。また、万が一、この半導体光変調装置に、順方向の過大な電気的サージが印加されたことがあった場合、ダメージを受けるのは、安価なダイオード等のホモ接合層の方であり、高価な光変調器(ダブルヘテロ接合構造)のダメージを回避することができる。このため、この半導体光変調装置を光通信システムに用いたりする場合に、保守コストを低く抑えることができる。

【0039】また、上述した半導体光変調装置において、第1導電型をn型とするとき、電極を設けるためのオーミックコンタクト層はn型となる。このため、オーミックコンタクト抵抗を、p型オーミックコンタクト層の抵抗のおよそ1/10に小さくすることができる。

【0040】オーミックコンタクト層とダブルヘテロ接合構造とは直列に結合しているので、オーミックコンタクト層の抵抗が大きいと、この部分で電圧降下がおこりダブルヘテロ接合構造にかかる電圧が減ってしまう。

【0041】ここでは、オーミックコンタクト層をn型にすることができるために、ダブルヘテロ接合構造にかかる電圧を上げることができて、その結果、周波数応答特性を向上させることができる。

【0042】また、第1導電型をn型とすると、このn型の層の上にオーミックコンタクト層が設けられる。ところが、n型の層はp型の層よりも抵抗が小さいため、必ずしもオーミックコンタクト層を設けなくても電極を形成できる。オーミックコンタクト層は、光吸収が極めて大きい層であるため、導波光を吸収するおそれがあるが、オーミックコンタクト層を設けていない場合には、導波光の吸収を低減することができる。

【0043】また、オーミックコンタクト層に電極を設けるときの熱処理温度を、p型の層に設けるときよりも低く抑えることができ、また、熱処理時間のトレランスを緩くすることができる。よって再現性をよくすることができる。また、装置への熱によるダメージを低減することができる。

【0044】また、第1導電型サブクラッド層が、下地とダブルヘテロ接合構造との間に設けてあるような半導体光変調装置であって、第1導電型クラッド層の、光導波路層とは反対側の面に第1電極を設け、この面と同一の面の側に、第1導電型サブクラッド層と電気的に接続する第2電極を設けてあるような半導体光変調装置および、第1導電型サブクラッド層が、ダブルヘテロ接合構造を介在させて下地上に設けてあるような半導体光変調装置であって、第1導電型サブクラッド層の、ダブルヘテロ接合構造側とは反対側の面に第1電極を設け、この面と同一の面の側に第1導電型クラッド層と電気的に接続する第2電極を設けてあるような半導体光変調装置の製造方法は、第1電極および第2電極を、同一工程で、かつ同時に形成する工程を含んでいるのがよい。

【0045】これにより、電極形成工程を、従来よりも簡略化させ、かつ工程数を減らすことができる。よって半導体光変調装置の製造コストの低減が期待できる。

【0046】

【発明の実施の形態】以下、図を参照してこの発明の実施の形態につき説明する。なお、各図は発明を理解できる程度に概略的に示してあるに過ぎず、したがって発明を図示例に限定するものではない。また、図において、図を分かり易くするために断面を示すハッチング(斜線)は一部分を除き省略してある。

【0047】(第1の実施の形態) 第1の実施の形態として、例えば、下地上に、第1導電型クラッド層、光導波層および第2導電型クラッド層からなるダブルヘテロ接合構造を具え、さらに第2導電型クラッド層の、光導波層とは反対側の面とホモ接合している第1導電型サブクラッド層を具えている半導体光変調装置につき、図を参照して説明する。この実施の形態の半導体光変調装置の、第1導電型サブクラッド層は、下地とダブルヘテロ接合構造との間に設けてある。図1(A)は第1の実施の形態の半導体光変調装置の概略的な断面図である。

【0048】まず、第1の実施の形態の半導体光変調装置の構造につき説明する。

【0049】この例では、下地11をキャリア濃度が $1 \times 10^{18} \text{ cm}^{-3}$ のn⁺-InP基板とし、第1導電型をn型、第2導電型をp型とする。n⁺-InP基板11上に、第1導電型サブクラッド層13としてのn-InPサブクラッド層、第2導電型クラッド層15としてのp-InPクラッド層、光導波層17としてのアンドープInGaAsP層、第1導電型クラッド層19としてのn-InPクラッド層19の上にn⁺⁺-InGaAsオーミックコンタクト層21が設けられている。

【0050】ここでは、p-InPクラッド層15の一部とアンドープInGaAsP層17とn-InPクラッド層19とn⁺⁺-InGaAsオーミックコンタクト層21との積層体がメサ形状に加工されていて、このメ

サ形状部分20の両側のn-InPサブクラッド層13の上側の領域には、例えばポリイミド等の電気的絶縁層23が形成されている(図1(A))。このポリイミド23によりメサ形状部分は埋め込まれていて、光導波層への光の閉じこめと、電界の狭窄を図っている。

【0051】また、電極としてn⁺-InP基板11の下面側に電極25が、またオーミックコンタクト層21の上側に電極27が、それぞれ形成されている。

【0052】また、n-InPサブクラッド層13のキャリア濃度は5×10¹⁷cm⁻³で膜厚は1μm、p-InPクラッド層15のキャリア濃度は5×10¹⁷cm⁻³で膜厚は1μm、アンドープInGaAsP層17の膜厚は0.2~0.3μm、n-InPクラッド層19のキャリア濃度は5×10¹⁷cm⁻³で膜厚は1μm、n⁺⁺-InGaAsオーミックコンタクト層21のキャリア濃度は1×10¹⁸cm⁻³で膜厚は0.2μmとした。

【0053】ここで、このダブルヘテロ接合構造(n-InPクラッド層19、アンドープInGaAsP層17およびp-InPクラッド層15)に逆バイアス電圧が印加されるとき、p-InPクラッド層15にn-InPサブクラッド層13から注入される電子を、このp-InPクラッド層15内の正孔と結合させることにより電子がp-InPクラッド層15を通って光導波層17へ達することができないよう、p-InPクラッド層15のキャリア濃度および層15の厚さの双方またはいずれか一方が決められている。好ましくは、キャリア濃度と層厚とを決めるのがよく、例えばここでは、キャリア濃度を5×10¹⁷cm⁻³とし、層15の厚さを1μmとした。

【0054】また、光導波層17は、逆バイアス電圧が印加されないときには外部からの入射光を吸収しないよう、かつ逆バイアス電圧が印加されるときには入射光を吸収するように入射光の波長に対して、好ましくは、30nmから100nm短波長側に光導波層のバンドギャップ波長を設定するのがよい。この調整は光導波層17の組成や構造を変えることにより行う。

【0055】また、この半導体光変調装置の光が入射される端面および、反対側の端面には反射防止膜が全面に形成されている(図示せず。)。この反射防止膜は、入射光に対して透明な材料からなり、例えば、SiO₂膜やSiN膜のような誘電体絶縁膜である。また、この膜は、単層でも多層でもよい。

【0056】また、この実施の形態の半導体光変調装置の主要部である各層の形成は、MOCVD法(Metal Organic Chemical Vapor Deposition:有機金属熱分解気相成長法)により行う。このとき、n型の層を形成するために用いるn型不純物をSnやSとし、p型の層を形成するためのp型不純物をZn等とする。

【0057】また、この実施の形態の半導体光変調装置においては、第1導電型サブクラッド層が、下地とダブル

ヘテロ接合構造との間に設けてあるような構造としてもよい。この場合、図1(B)に示すように、例えば第1導電型をn型とし、第2導電型をp型とすると、n⁺-InP基板11上に、第1導電型クラッド層19としてのn-InPクラッド層、光導波層17としてのアンドープInGaAsP層、第2導電型クラッド層15としてのp-InPクラッド層、第1導電型サブクラッド層13としてのn-InPサブクラッド層が順次積層され、このn-InPサブクラッド層13の上にn⁺⁺-InGaAsオーミックコンタクト層21が設けられている。

【0058】ここでは、n-InPクラッド層19の一部から上に位置している層である、光導波層17とp-InPクラッド層15とn-InPサブクラッド層13とn⁺⁺-InGaAsオーミックコンタクト層21との積層体がメサ形状に加工されていて、このメサ形状部分20の両側であって、かつn-InPクラッド層19上の領域には、例えばポリイミド等の電気的絶縁層23が形成されている。このポリイミドによりメサ形状部分20は埋め込まれていて、光導波層17への光の閉じこめと、電界の狭窄を図っている(図1(B))。

【0059】また、電極としてn⁺-InP基板11の下面側に電極25が、またオーミックコンタクト層21の上側に電極27が、それぞれ形成されている。

【0060】次に、この半導体光変調装置の動作について説明する。図2は図1(A)に示す構造の半導体光変調装置の動作の説明に供する概略的なエネルギーダイアグラムである。また、図2の横軸はメサ形状部分の各領域を順に示しており、および縦軸はエネルギー順位(相対値)をとつて示してある。

【0061】まず、図2は熱平衡時(図2(A))、逆バイアス電圧印加時(図2(B))および順バイアス電圧印加時(図2(C))における、n-InPサブクラッド層13(第1導電型サブクラッド層、単にn型サブクラッド層とも称する。)の領域、p-InPクラッド層15(第2導電型クラッド層、単にp型クラッド層とも称する。)の領域、アンドープInGaAsP光導波層(光導波層)17の領域およびn-InPクラッド層19(第1導電型クラッド層、単にn型クラッド層とも称する。)の領域のエネルギー準位を示している。上側の線L₁が伝導帯端エネルギーを、下側の線L₂が価電子帯エネルギーをそれぞれ表している。また、図中の黒丸は電子、白丸はホール(正孔)をそれぞれ表していて、矢印でバイアスによる流れを示している。

【0062】熱平衡時(図2(A)参照。)においては、ビルトイン電圧が光導波層に印加されている。よって外部からの入射光(hv)はわずかに吸収され、他の光は透過する。吸収された光は光導波層17内で、電子とホール(正孔)に分離して、電子はn型クラッド層19へ拡散し、ホールはp型クラッド層15の方へ拡散し

ていく。ところがホールは、p型クラッド層15とn型サブクラッド層13との間に生じているエネルギー障壁によって、n型サブクラッド層13側への移動を阻止される。この結果、光導波層17内の価電子帯にホールが蓄積されて、光吸收はほとんどなくなる。

【0063】次に、ダブルヘテロ接合構造に対して逆方向バイアス電圧を印加する場合（図2（B）参照。）、電界吸収効果により、光導波層17は外部からの入射光（ $h\nu$ ）を吸収して、電子およびホールを多数発生させる。このとき、n型サブクラッド層13とp型クラッド層15とのホモ接合部分には順方向バイアスがかかるので、この部分のエネルギー障壁はなくなってホールは蓄積されずにn型サブクラッド層13側へ流れる。これにより継続的に光吸収を行うことができる。また、p型クラッド層15は、ここでは $1\mu m$ の厚さの層で、またキャリア濃度を $5 \times 10^{17} cm^{-3}$ としてある。このため、ダブルヘテロ接合構造に逆方向バイアスが印加されるとき、n型サブクラッド層13からp型クラッド層15へ電子が注入されるが、p型クラッド層15内のホールと注入された電子とが結合して消滅する（図中×印で示してある。）ために、p型クラッド層15から光導波層17への電子の注入を抑えることができる。したがって、光導波層17内には外部からの入射光によって発生したキャリア以外のキャリアは存在しない。よってこの装置のトランジスタとしての電流増幅作用を十分抑制して、光導波層17での理想的な光電流変換動作を実現することができる。

【0064】また、ダブルヘテロ接合構造に対して、順方向バイアス電圧を印加する場合（図2（C）参照。）、光導波層17には逆方向電圧がかからないので外部からの光吸収はほとんどなくなる。また、このときn型サブクラッド層13とp型クラッド層15との間に逆バイアスが印加されているため高いエネルギー障壁ができる。この障壁により、n型サブクラッド層13からp型クラッド層15へのホールの注入を防ぐことができる。また、n型クラッド層19から光導波層17を通りp型クラッド層15の方へ移動する電子は、光導波層17とp型クラッド層15とのヘテロ接合の障壁によって移動を妨げられる。しかしながらこの障壁は順方向バイアス電圧を少し上げれば電子が越えられる高さである。ここで、p型クラッド層15は上述したとおり、注入された電子に層15内のホールを結合させることによって、p型クラッド層15から先の層13への電子の注入を抑制することができるようにキャリア濃度および厚さが設定されている層である。このため、光導波層17にはキャリアが注入されないので発光再結合は起こらず、ASEの発生を防ぐことができる。

【0065】以上のことから、この半導体光変調装置の電流電圧特性および消光特性は、図3に示すようになる。図3（A）は、電流電圧特性図であり、図3（B）

は、消光特性を示す、電圧一光透過率特性図である。図3（A）中、横軸に電圧および縦軸に電流を任意の単位でとて示してある。また、図3（B）中、横軸に電圧を任意に単位で示し、かつ縦軸に光の透過率をとて示してある。

【0066】図中の特性曲線のうち、点線で示される曲線は従来の半導体光変調装置の特性を、実線で示される曲線はこの実施の形態の半導体光変調装置の特性をそれぞれ示している。

【0067】図3（A）を参照すると、通常の電界吸収型の半導体光変調装置の動作領域であるダブルヘテロ接合構造に逆バイアス電圧が印加されるような電圧の領域では、n型サブクラッド層13とp型クラッド層15とのホモ接合部のビルトイン電圧 v_a の分だけ、逆バイアス側にブレイクダウン電圧がずれている。また、図2（B）を参照すると、やはりこの電圧領域内ではホモ接合部のビルトイン電圧分 v_a だけ、所望の光吸収が得られる電圧が逆バイアス側にずれている。しかし、このビルトイン電圧 v_a は0.7V程度であるので、従来の半導体光変調装置とほぼ同様の電界吸収効果が得られていると言える。

【0068】また、ダブルヘテロ接合構造に順バイアス電圧が印加される電圧の領域では、n型サブクラッド層13とp型クラッド層15とのホモ接合部の逆耐圧電圧 v_b と、ダブルヘテロ接合構造部のビルトイン電圧 v_c の和に相当する電圧まで、装置に電流が流れてしまうのを防ぐことができる（図3（A）参照。）。このホモ接合部の逆耐圧電圧 v_b は、10～20Vという大きい値を示すものである。また、図3（B）を参照すると、この領域では外部からの入射光は強度変調も屈折率変調も受けずに出力されている。これは、図3（A）および（B）から、順バイアス電圧を印加したときに電流が流れないので光導波層内にキャリアが注入されず、光導波層内にキャリアが蓄積されることを示唆し、また、光導波層内での発光再結合を防ぐことができるということを意味している。

【0069】上述した作用効果と同様の作用効果が、図1（B）に示した構造の半導体光変調装置においても得られる。また、第1導電型をp型とし、第2導電型をn型として装置を形成してもよい。

【0070】（第2の実施の形態）第2の実施の形態として、第1の実施の形態で説明した、この発明の半導体光変調装置の特徴的な構成をBH型（buried hetero structure）つまり埋め込み型構造の半導体光変調装置に適用させた例につき図を用いて説明する。図4において（A）は、この実施の形態の半導体光変調装置の概略的な断面図であり、および（B）は、従来のBH型半導体光変調装置の断面図（図4（B））である。

【0071】以下、第1の実施の形態と相違する点につき説明し、第1の実施の形態と同様の点についてはその

詳細な説明を省略する。

【0072】この半導体光変調装置の構造は、ダブルヘテロ接合構造の光導波層および第2導電型クラッド層が電流狭窄層によって埋め込まれていて、電流狭窄層は、積層方向に順次、第2導電型第1ブロック層、第1導電型ブロック層および第2導電型第2ブロック層で以て構成され、かつ少なくとも、光導波層および第2導電型クラッド層の両側に設けられている。

【0073】この例では、第1導電型をn型とし、第2導電型をp型とする。

【0074】このため、図4(A)に示すように、 n^+ 基板11上にn型サブクラッド層13、p型クラッド層15、光導波層17およびn型クラッド層19が順次積層してあり、ここでは、p型クラッド層15と光導波層17とn型クラッド層19の一部が電流狭窄層31によって埋め込まれている。この電流狭窄層31は、n型サブクラッド層13上であってp型クラッド層15の両側に位置する領域に、p型第1ブロック層31aと、このp型第1ブロック層31a上にn型ブロック層31bが設けられ、n型ブロック層31bの上にp型第2ブロック層31cが形成されている。また、p型第1ブロック層31aはp型クラッド層15、光導波層17およびn型クラッド層19の一部からなるメサ形状部分20の両側に接している。

【0075】また、第1の実施の形態と同様に、n型クラッド層19の上側にはn型のオーミックコンタクト層21とこの層21の上に電極27が形成されていて、n型基板11の下側にも電極25が形成されている。

【0076】これに対して、従来のBH型構造の半導体光変調装置の構造は、図4(B)を参照すると、 n^+ 基板110上にn型クラッド層190、光導波層170およびp型クラッド層150が順次積層されていて、光導波層170とn型クラッド層190およびp型クラッド層150の一部がメサ形状部200となり、電流狭窄層310によって埋め込まれている。この電流狭窄層310は、n型クラッド層190上にp型ブロック層310x、n型ブロック層310yの順で積層されている。そしてp型クラッド層150の上側にp型オーミックコンタクト層220が設けられていて、このp型オーミックコンタクト層220上にp型側の電極260が、 n^+ 基板110の下面側にn型側の電極280がそれぞれ設けられている。

【0077】この従来の装置のダブルヘテロ接合構造に対して逆バイアス電圧を印加すると、n型クラッド層190とp型ブロック層310xとの界面190aに逆バイアスがかかるために、この界面190aにエネルギー障壁ができるメサ形状部200の両側からリークする電流を阻止することができる。しかしながら、ダブルヘテロ接合構造に順バイアス電圧が印加されたときには、この界面190aに順バイアス電圧がかかって、エネル

ギー障壁が小さくなってしまい、大きなリーク電流が流れてしまう。

【0078】この実施の形態の半導体光変調装置においては、n型サブクラッド層13とp型第1ブロック層31aとでn-pホモ接合が形成され、このp型第1ブロック層31aとn型クラッド層19とで、p-nホモ接合が形成される。このため、電圧をダブルヘテロ接合構造に対して逆方向バイアスに印加させた場合、もしくは順方向バイアスに印加させた場合のどちらの場合においても、上記のホモ接合のどちらか一方のホモ接合のエネルギー障壁を高くすることができるために、メサ形状部の両側からリークする電流を阻止することができる。

【0079】この結果、第1の実施の形態と同様の効果が得られ、さらに、リーク電流を小さくすることができる所以、より高い電圧の印加が可能となる。また、高周波領域までインピーダンスの整合を保持することができるようになる。

【0080】また、第2の実施の形態の半導体光変調装置の構造において、下地上に積層する層の順を、n型クラッド層、光導波層、p型クラッド層およびn型サブクラッド層、オーミックコンタクト層の順としてもよい。

【0081】また、第1導電型をp型とし、第2導電型をn型としてもよい。

【0082】(第3の実施の形態) 第3の実施の形態として、この発明の半導体光変調装置の特徴的な構成の半導体光変調装置であって、電極を平面電極配置にして形成する例につき図を用いて説明する。図5は、この実施の形態の半導体光変調装置の光の導波方向に対して垂直な断面の概略的な構造図である。

【0083】以下、第1の実施の形態と相違する点について説明し、第1の実施の形態と同様の点についてはその詳細な説明を省略する。

【0084】この実施の形態の半導体光変調装置は、第1導電型サブクラッド層が、ダブルヘテロ接合構造を介在させて下地上に設けてあるような半導体光変調装置であって、第1導電型サブクラッド層の、ダブルヘテロ接合構造側とは反対側の面に第1電極を設け、この面と同一の面の側に第1導電型クラッド層と電気的に接続する第2電極を設けてある。

【0085】この半導体光変調装置の第1導電型をここではn型とし、第2導電型をp型とする。また、この例では第1導電型サブクラッド層が、ダブルヘテロ接合構造を介在させて下地上に設けてあるが、第1の実施の形態のように第1導電型サブクラッド層が下地とダブルヘテロ接合構造との間に設けてあってもよい。よって第1の実施の形態で得られる効果と同様の効果が得られる。

【0086】半絶縁性基板41上に、n型クラッド層19、光導波層17、p型クラッド層15およびn型サブクラッド層13が順次積層されていて、n型サブクラッド層13の上側にはn型のオーミックコンタクト層21

が形成されている。そして、例えば、このオーミックコンタクト層21とn型サブクラッド層13とp型クラッド層15と光導波層17とn型クラッド層19の一部とでメサ形状部43が形成されている。このメサ形状部43の両側であってn型クラッド層19上の領域は絶縁性の材料からなる層45（電気絶縁層とも称する。）で埋め込まれている。ここでは、この電気絶縁層45に、n型クラッド層19の表面の一部が露出するスルーホール47を形成してある。そしてメサ形状部43のオーミックコンタクト層21の上面に第1電極49であるn型電極が設けてあり、露出しているn型クラッド層19の表面に第2電極51としてn型電極が設けてある。

【0087】このような位置に第1電極49および第2電極51を設ければ、第1の実施の形態のように積層方向から見て、反対側の面にそれぞれ電極を設けている構造と比較して、電極間の距離を長くすることができるため、電極容量を小さくすることができる。このため、高周波特性を向上させることができる。

【0088】また、この実施の形態の半導体光変調装置を製造するにあたり、第1電極49および第2電極51を、同一工程で、かつ同時に形成する工程を含んでいるのがよい。

【0089】この例では、メサ形状部43のオーミックコンタクト層21上の領域と、露出させたn型クラッド層19の表面の領域が、少なくとも露出するようなマスクを設けて、例えば、n型電極（49および51）としてTi/Pt/Au（下側から順にTi、Pt、Au）を蒸着により形成する。

【0090】これに対して、従来のダブルヘテロ接合構造を有する光変調器において、平面電極配置を導入させることもできるが、この実施の形態の第1電極および第2電極に相当する電極は、導電性が異なるものとなる。例えば第1電極がp型側の電極であれば、第2電極はn型側の電極となる。よって、同一の工程で、同時に2つの電極を形成するのは困難である。また、第1の実施の形態のように、2つの電極が、互いに装置の反対側の面に形成されている場合においても、同時に形成するのは困難である。

【0091】したがって、この実施の形態では、半導体光変調装置の電極形成工程を、従来よりも簡略化させ、かつ工程数を減らすことができる。よって半導体光変調装置の製造コストの低減が期待できる。

【0092】また、第3の実施の形態の半導体光変調装置の構造は、第2電極がn型クラッド層と電気的に接続していれば、上述した構造に限られるものではない。

【0093】また、第1導電型をp型とし、第2導電型をn型としてもよい。

【0094】（第4の実施の形態）第4の実施の形態として、この発明の特徴的な半導体光変調装置の構成を、従来からあるダブルヘテロ接合構造の光変調器と、ダイ

オードのようなホモ接合層とを結合させた半導体光変調装置で以て達成する例につき、図を参照して説明する。図6は、この実施の形態の半導体光変調装置の構造を示す概略図である。

【0095】この例の半導体光変調装置は、下地上に、第1導電型クラッド層、光導波層および第2導電型クラッド層からなるダブルヘテロ接合構造を具え、さらに第1導電型層および第2導電型層からなり、かつ第2導電型層が第2導電型クラッド層と電気的に結合しているホモ接合層を具えるような半導体光変調装置である。

【0096】ここでは、例えば、第1導電型をn型とし、第2導電型をp型として、下地をn型基板とする。

【0097】よって、この半導体光変調装置は図6(A)を参照すると、n型基板11上に、順にn型クラッド層19、光導波層17およびp型クラッド層15からなるダブルヘテロ接合構造を有し、このp型クラッド層15上にp型オーミックコンタクト層53が形成されており、このp型オーミックコンタクト層53上にp型側電極55が設けられていて、n型基板の下面側にn型側電極57が設けられているような光変調器61に、n型層およびp型層からなり、このp型層がp型クラッド層15と電気的に結合しているホモ接合層63を具えている。

【0098】このホモ接合層63は、例えばpn接合素子（ダイオード）とする。

【0099】ここでは、ダイオード63のp型側の電極63aと、光変調器のp型クラッド層15側に形成されているp型側電極55とを接続している。

【0100】これにより、ダイオードのn型層を、第1の実施の形態で既に説明した第1導電型（n型）サブクラッド層13と実質的に同じ役割を担う層として動作させることができる。これにより、第1の実施の形態と同じ作用効果が得られる。

【0101】この装置に逆バイアス電圧が印加される場合においては、ブレイクダウン電圧が-10Vよりマイナス側になり、順バイアス電圧が印加される場合においても電流が流れ始める電圧（これもブレイクダウン電圧と称する。）は10V以上に上げることができる。また、光の透過率特性は、従来の半導体光変調装置の逆バイアス電圧印加領域において、およそ0.8Vだけ逆バイアス側に移行した特性曲線が得られた。

【0102】また、万が一、この半導体光変調装置に、順方向の過大な電気的サージが印加されたことがあった場合、ダメージを受けるのは、安価なダイオードのホモ接合層の方であり、高価な光変調器（ダブルヘテロ接合構造）へのダメージを回避することができる。このため、この半導体光変調装置を光通信システムに用いたりする場合に、保守コストを低く抑えることができる。

【0103】また、ダイオードおよびダブルヘテロ接合構造への印加電圧を、それぞれ別に印加させることができ

きる。このため、バイアスの調整が容易になる。

【0104】また、この実施の形態の半導体光変調装置において、図6（B）に示しているように光変調器61のn型側電極57とダイオード63のn型側の電極63bとを接続させてもよい。このときには、第1の実施の形態において、第1導電型をp型とし、第2導電型をn型としたときの第1導電型サブクラッド層と実質的に同じ役割をダイオード63のp型層が果たすことになる。このような構造にしても上述した効果と同様の効果が得られる。

【0105】

【発明の効果】上述した説明から明らかなように、この発明の半導体光変調装置によれば、下地上に、第1導電型クラッド層、光導波層および第2導電型クラッド層からなるダブルヘテロ接合構造を具え、更に、この第2導電型クラッド層の、光導波層とは反対側の面とホモ接合している第1導電型サブクラッド層を具えることを特徴とする。

【0106】これにより、半導体光変調装置に印加する電気信号のマーク側の電圧をダブルヘテロ接合構造に対して順バイアス電圧が印加される領域に設定しても、マーク側の α パラメータの値を、電圧が印加されないとき（0V）の値付近の値でクリップさせることができる。

【0107】また、このとき、マーク側の周波数応答特性も熱平衡時の特性を維持することができる。

【0108】また、このとき装置に電流が流れないようにすることができるので、ASEの発生を抑制できる。

【0109】したがって、この装置において、光の伝送品質を著しく向上させることができ、その結果、光通信システムの性能の大きな改善が期待される。

【0110】また、ダブルヘテロ接合構造に順バイアス電圧が印加されているとき、ジュール熱の発生を抑えることができるので、装置の放熱設計が容易となり、クーラーレス実装の実現が期待される。

【0111】また、ダブルヘテロ接合構造に順方向バイアスのサージ電圧が印加されたとしても、10～20Vのp-n接合の逆耐圧電圧と、0.7～0.8V程度のダブルヘテロ接合構造のビルトイン電圧との和に相当する電圧よりも低い電圧であれば、このサージ電圧がダブルヘテロ接合構造にかかるのを回避できる。よって、従来よりも電気的サージに対する耐性に優れた半導体光変調装置を提供することができる。

【0112】また、この発明の半導体光変調装置において、第1導電型をn型とするとき、電極を設けるためのオーミックコンタクト層はn型となる。このため、オーミックコンタクト抵抗を、p型オーミックコンタクト層の抵抗のおよそ1/10に小さくすることができる。

【0113】オーミックコンタクト層とダブルヘテロ接合構造とは直列に結合しているので、オーミックコンタクト層の抵抗が大きいと、この部分で電圧降下がおこり

ダブルヘテロ接合構造にかかる電圧が減ってしまう。

【0114】ここでは、オーミックコンタクト層をn型にすることができまするために、ダブルヘテロ接合構造にかかる電圧を上げることができて、その結果、周波数応答特性を向上させることができる。

【0115】また、第1導電型をn型とすると、このn型の層の上にオーミックコンタクト層が設けられる。ところが、n型の層はp型の層よりも抵抗が小さいため、必ずしもオーミックコンタクト層を設けなくても電極を形成できる。オーミックコンタクト層は、光吸収が極めて大きい層であるため、導波光を吸収するおそれがあるが、オーミックコンタクト層を設けていない場合には、導波光の吸収を低減することができる。

【0116】また、オーミックコンタクト層に電極を設けるときの熱処理温度を、p型の層に設けるときよりも低く抑えることができ、また、熱処理時間のトレランスを緩くすることができる。よって再現性をよくすることができる。また、装置への熱によるダメージを低減することができる。

【0117】また、半導体光変調装置の半導体の材料は、実施の形態ではInPを用いているが、これに限らず、GaAs等を用いてもよい。また、光導波層は、アンドープ層でなくとも、この発明の効果が得られる範囲内であれば、i層や導電型の層としてもよい。また、この光導波層は、実施の形態では、InGaAsP結晶からなる層としているが、これに限らず、量子井戸構造や格子歪み構造の光導波層としてもよい。また、この発明の実施の形態では電界吸収型の光強度変調器を例に挙げて説明したが、光位相変調器やマッハツエンダ干渉計が構成要件に加えられている光強度変調器にも、この発明を適用することができる。また、電界吸収型光変調器、位相変調器、マッハツエンダ型光強度変調器および半導体レーザ等の導波路型半導体光素子を集積化した装置に關しても、この発明を適用できる。

【0118】また、第1の実施の形態において、電気的絶縁層の底面は第2導電型クラッド層内にあるが、これに限らず、光の閉じこめ効果と電界の狭窄という効果が得られれば、ダブルヘテロ接合構造内のどの層内にあってもよい。また、メサ形状部分を埋め込む電気的電気絶縁層には、第2導電型半導体層や、i層（真性導電層）や、半絶縁半導体層を用いてもよい。

【0119】また、第2の実施の形態において、電流狭窄層を構成する、第2導電型第1ブロック層、第1導電型ブロック層および第2導電型第2ブロック層のうち、第2導電型第1ブロック層のみが、この実施の形態の効果を得るための層となっているが、これ以外の2つの層は、通常のBH型構造でp-n-p-n接合を構成するときに導入される層と同様の作用を有する層であるため、必要である。また、実施の形態では、この第2導電型第1ブロック層をp型の層としたが、アンドープ層や半絶縁性

の層としてもよい。

【図面の簡単な説明】

【図1】(A)および(B)は、第1の実施の形態の説明に供する、半導体光変調装置の概略的な断面図である。

【図2】(A)～(C)は、第1の実施の形態の説明に供する、概略的なエネルギーダイアグラムである。

【図3】(A)は、第1の実施の形態の装置の電流-電圧特性図、(B)は、第1の実施の形態の装置の電圧-光透過率特性図である。

【図4】(A)は、第2の実施の形態の半導体光変調装置の構造を示す、概略的な断面図、(B)は、従来のBH型構造の半導体光変調装置の構造を示す、概略的な断面図である。

【図5】第3の実施の形態の半導体光変調装置の構造の一例を示す、概略的な断面図である。

【図6】(A)および(B)は、第4の実施の形態の半導体光変調装置の構造を示す概略図である。

【符号の説明】

1 1 : 下地、 $n^+ - InP$ 基板、n型基板
1 3 : 第1導電型サブクラッド層 ($n - InP$ サブクラッド層またはn型サブクラッド層)
1 5 : 第2導電型クラッド層 ($p - InP$ クラッド層またはp型クラッド層)
1 7 : 光導波層 (アンドープ $InGaAsP$ 層)

1 9 : 第1導電型クラッド層 ($n - InP$ クラッド層またはn型クラッド層)

2 0 : メサ形状部分

2 1 : $n^{++} - InGaAs$ オームикコンタクト層 (n型のオームикコンタクト層)

2 3 : 電気的絶縁層

2 5, 2 7 : 電極

3 1 : 電流狭窄層

3 1 a : p型第1ブロック層

3 1 b : n型ブロック層

3 1 c : p型第2ブロック層

4 1 : 半絶縁性基板

4 3 : メサ形状部

4 5 : 絶縁性の材料からなる層 (電気絶縁層)

4 7 : スルーホール

4 9 : 第1電極

5 1 : 第2電極

5 3 : p型オームикコンタクト層

5 5 : p型側電極

5 7 : n型側電極

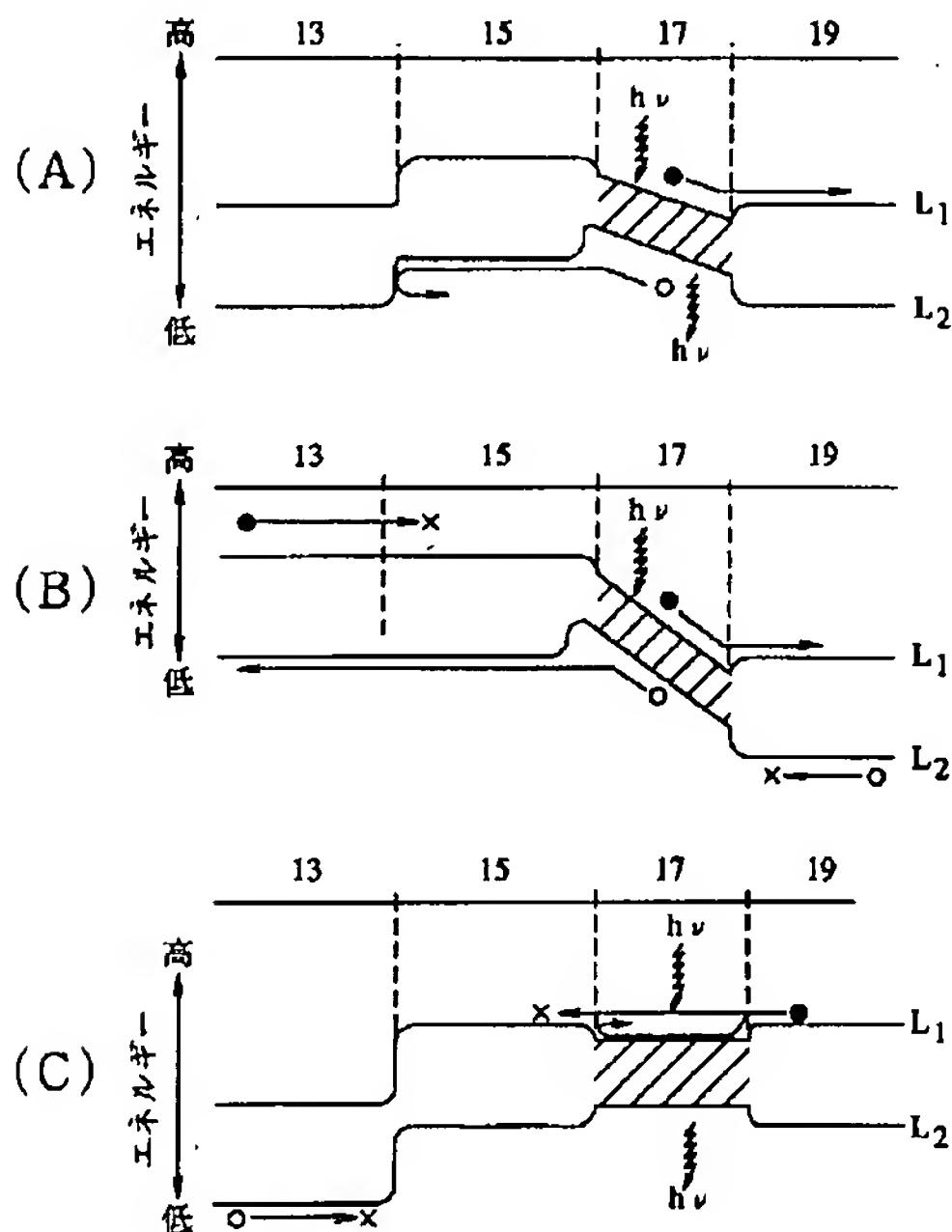
6 1 : 光変調器

6 3 : ホモ接合層 (ダイオード)

6 3 a : p型側の電極

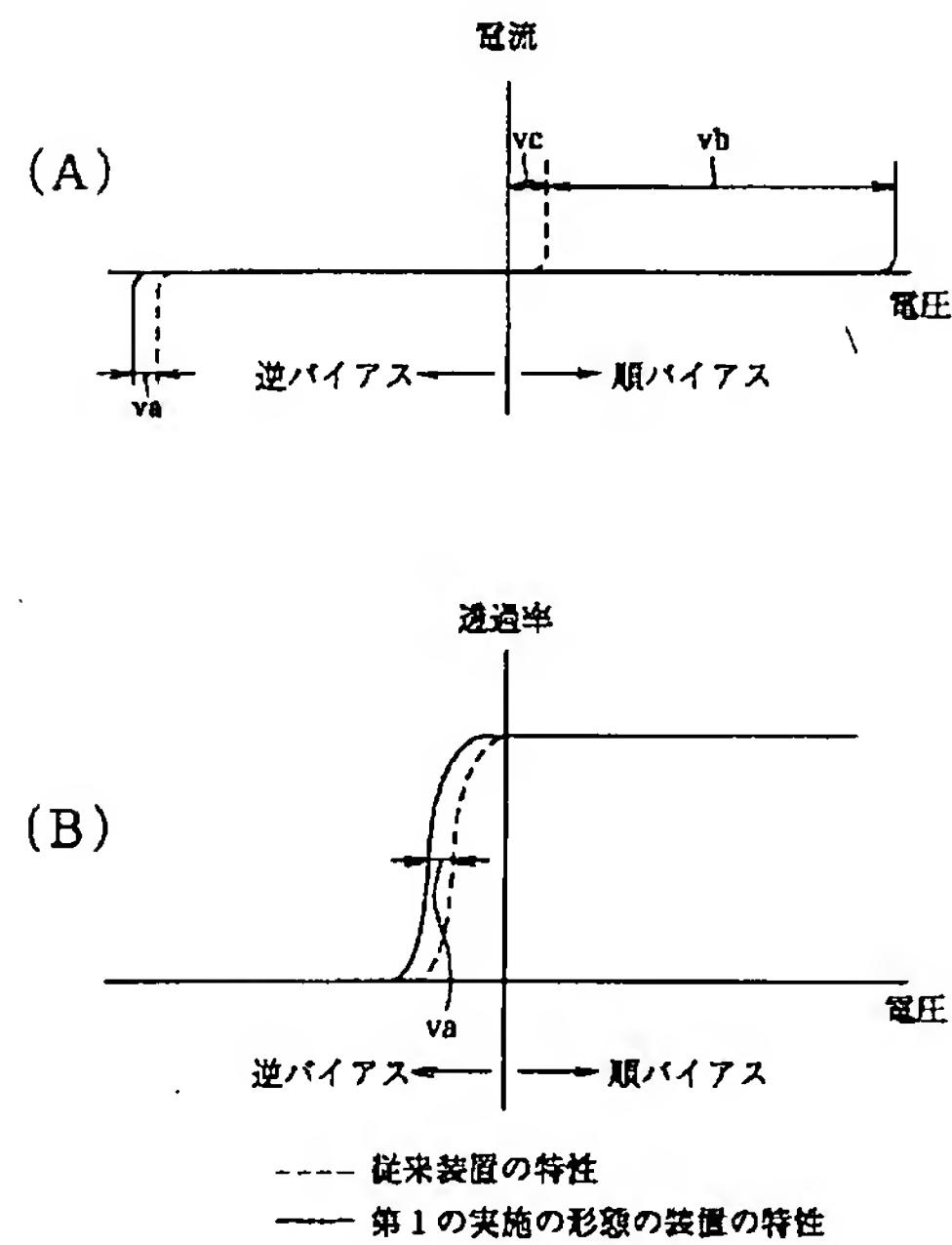
6 3 b : n型側の電極

【図2】



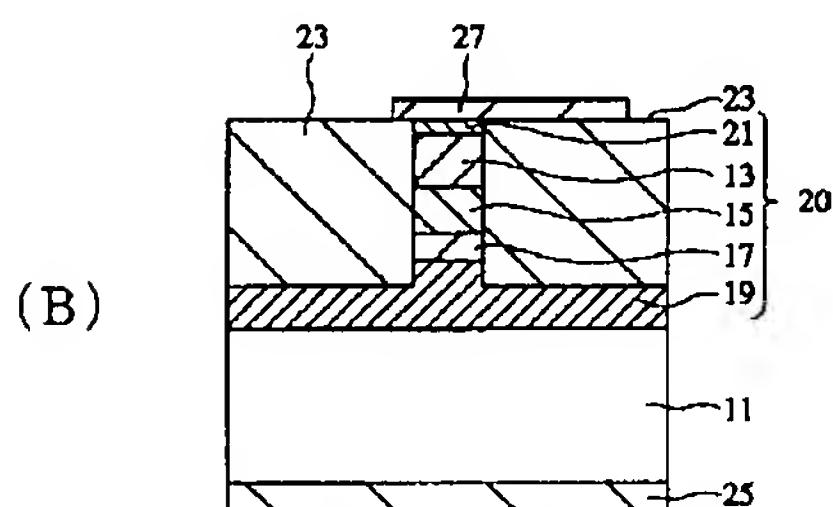
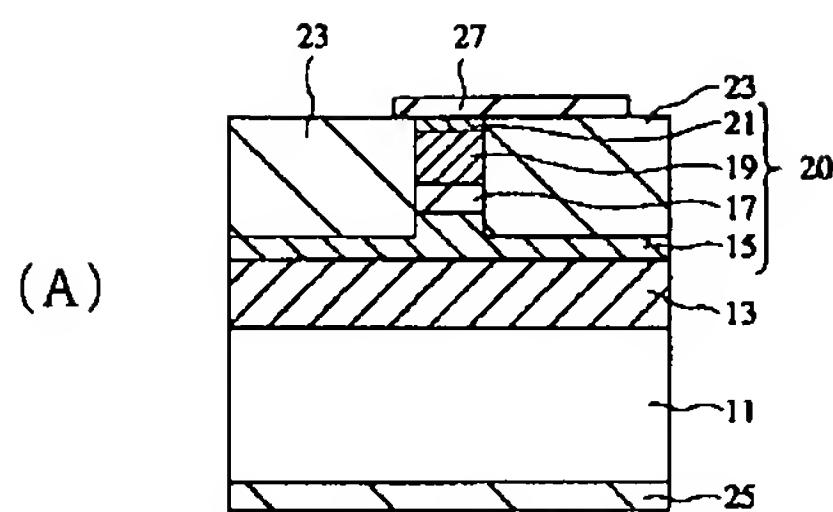
第1の実施の形態の説明に供するエネルギーダイアグラム

【図3】



第1の実施の形態の半導体光変調装置の特性図

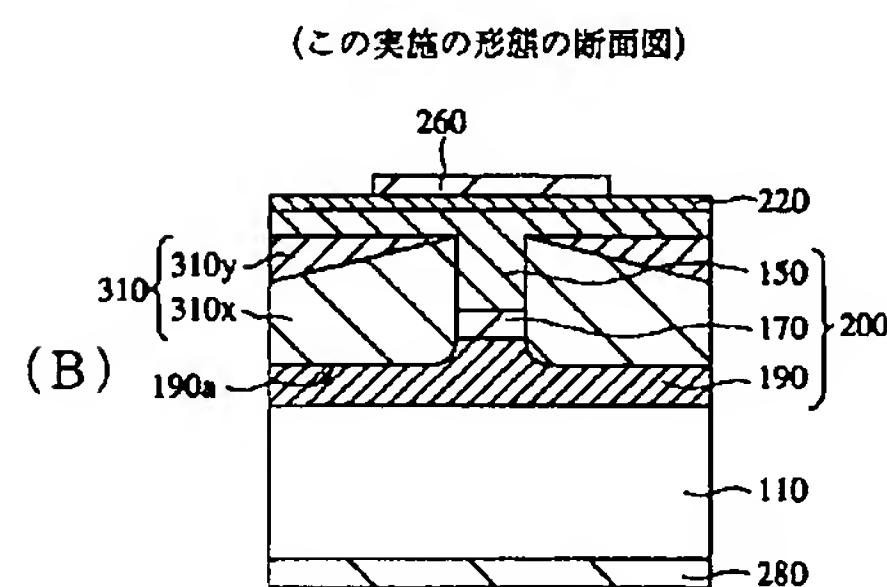
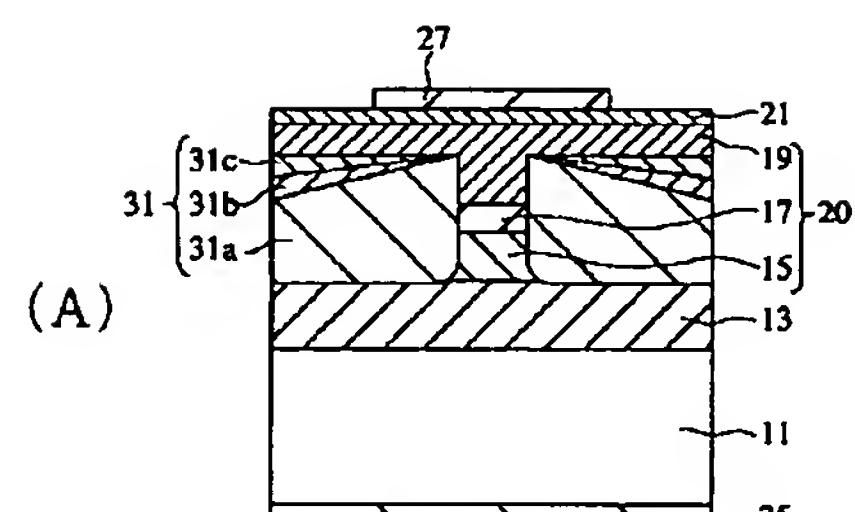
【図1】



11: 下地 (n^+ -InP基板、n型基板)
13: 第1導電型ア'クラット'層 (n -InPア'クラット'層、n型ア'クラット'層)
15: 第2導電型クラッド層 (p-InPクラッド層、p型クラッド層)
17: 光導波層 (アンドープInGaAsP層)
19: 第1導電型クラッド層 (n -InPクラッド層、n型クラッド層)
20: メサ形状部分
21: n^{++} -InGaAsオーミックコンタクト層
23: 電気的絶縁層
25, 27: 電極

第1の実施の形態

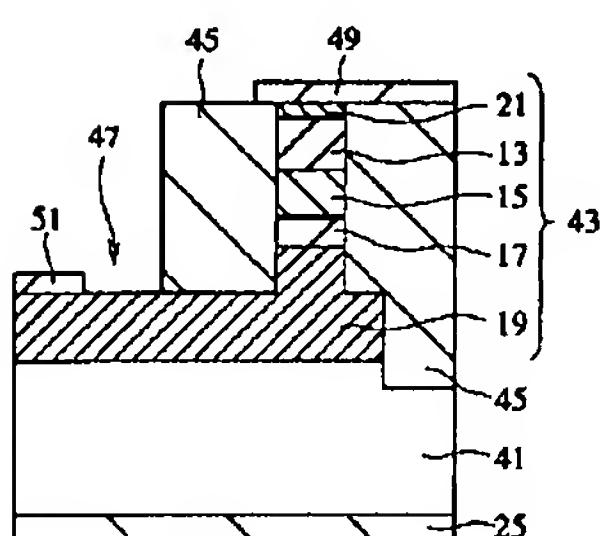
【図4】



31: 電流狭窄層
31a: p型第1ブロック層
31b: n型ブロック層
31c: p型第2ブロック層

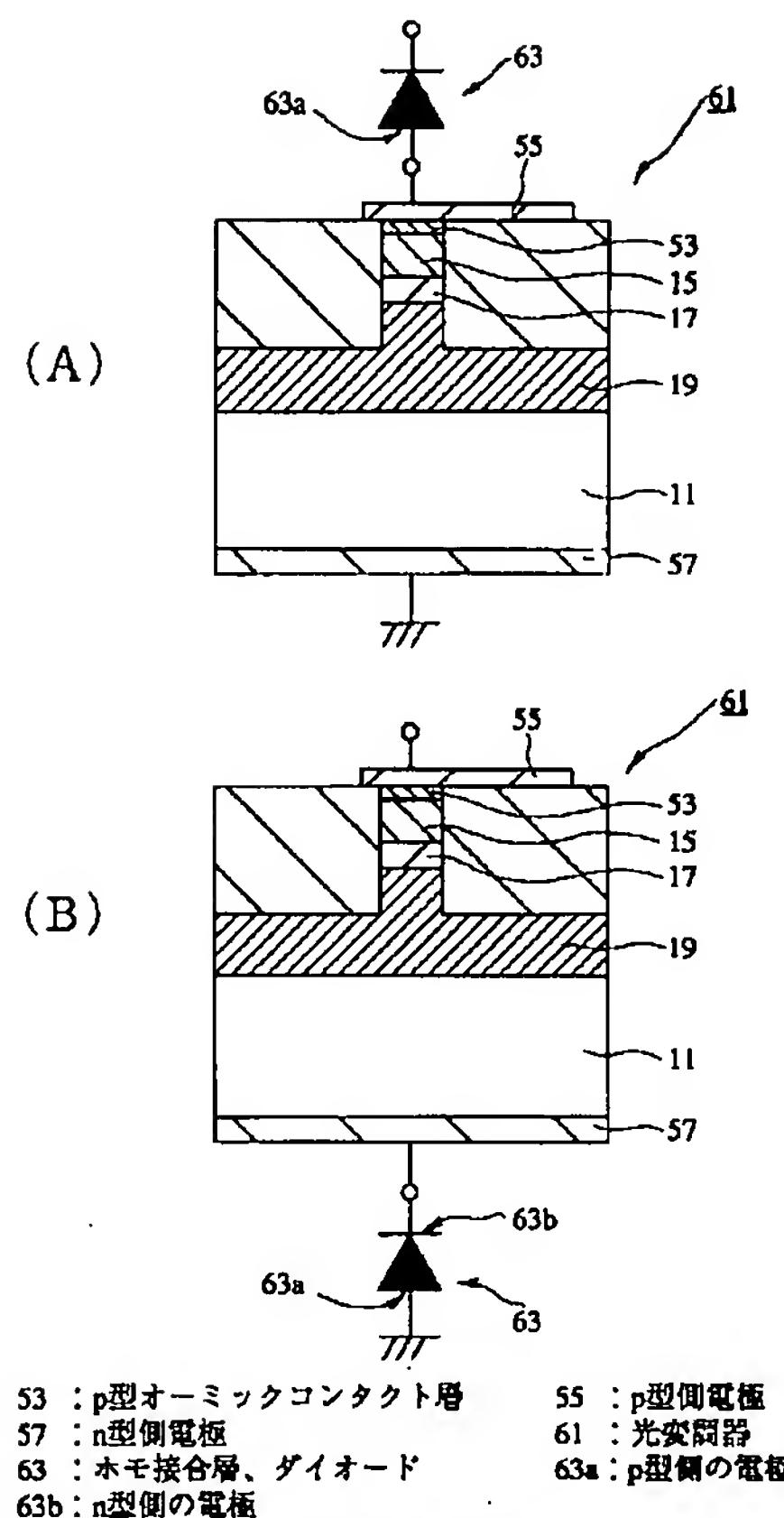
第2の実施の形態の説明に供する図

【図5】



第3の実施の形態

【図6】



第4の実施の形態